

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **04252632 A**(43) Date of publication of application: **08.09.92**

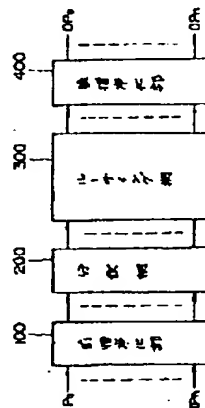
(51) Int. Cl.

H04L 12/48**H04Q 3/52****H04Q 11/04**(21) Application number: **03008993**(22) Date of filing: **29.01.91**(71) Applicant: **FUJITSU LTD**(72) Inventor: **WATANABE TOSHIAKI
YAMASHITA HARUO
KATO YUJI****(54) CELL EXCHANGING METHOD AND CELL EXCHANGING SYSTEM OF THIS METHOD****(57) Abstract:**

PURPOSE: To considerably reduce unbalance and closing of paths in a routing network.

CONSTITUTION: At the time of cell exchange between incoming lines IP_0 to IP_n and outgoing lines OP_0 to OP_n , a presequentializing part 100 adds a prescribed sequential code to plural cells of at least one incoming line in the input order, and a distributing network 200 distributes these cells to different paths in time division, and a routing network 300 routes each of distributed cells to a corresponding outgoing line in accordance with its routing tag information, and a postsequentializing part 400 sequentializes cells after routing in accordance with the sequential code. Thus, the degree of congestion of cells in the routing network 300 is uniformized, and cells transposed in the routing network 300 are sequentialized again in the original cell input order.

COPYRIGHT: (C)1992,JPO&Japio



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-252632

(43) 公開日 平成4年(1992)9月8日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 12/48				
H 0 4 Q 3/52	1 0 1 A	9076-5K		
11/04				
		8529-5K	H 0 4 L 11/20	Z
		8843-5K	H 0 4 Q 11/04	R

審査請求 未請求 請求項の数10(全 14 頁)

(21) 出願番号 特願平3-8993

(22) 出願日 平成3年(1991)1月29日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 渡辺 利明

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 山下 治雄

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 加藤 祐司

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 井桁 貞一

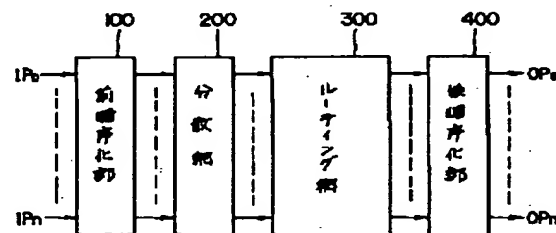
(54) 【発明の名称】 セル交換方法及び該方法によるセル交換システム

(57) 【要約】

【目的】 本発明はセル交換方法及び該方法によるセル交換システムに関し、セルのルーティング網におけるバスの不均衡や閉塞を格段に軽減できるセル交換方法及び該方法によるセル交換システムの提供を目的とする。

【構成】 入線 $IP_0 \sim IP_n$ 及び出線 $OP_0 \sim OP_n$ 間でセル交換を行う際に、前順序化部 100 は少なくとも 1 の入線の複数のセルに対してその入力順に所定のシーケンシャル符号を付加し、分散網 200 は付加後の各セルを時分割で異なるバスに分散させ、ルーティング網 300 は分散後の各セルをそのルーティングタグ情報に従って対応する出線にルーティングし、後順序化部 400 はルーティング後の各セルを前記シーケンシャル符号に従って再順序化する。これによりルーティング網 300 内のセルの混み具合を均一化し、該ルーティング網 300 内で前後したセル順序を元のセル入力順に再順序化する。

本発明の原理的構成図



【特許請求の範囲】

【請求項1】 複数の入出線間でセルの交換を行うセル交換方法において、少なくとも1の入線の複数のセルを時分割で異なるバスに分散させる行程(200)と、前記分散後の各セルをそのルーティングタグ情報に従って対応する出線にルーティングする行程(300)とを備えることを特徴とするセル交換方法。

【請求項2】 複数の入出線間でセルの交換を行うセル交換方法において、少なくとも1の入線の複数のセルに対してその入力順に所定のシーケンシャル符号を付加する行程(100)と、前記付加後の各セルを時分割で異なるバスに分散させる行程(200)と、前記分散後の各セルをそのルーティングタグ情報に従って対応する出線にルーティングする行程(300)と、前記ルーティング後の各セルを前記シーケンシャル符号に従って再順序化する行程(400)とを備えることを特徴とするセル交換方法。

【請求項3】 複数の入出線間でセルの交換を行うセル交換システムにおいて、少なくとも1の入線の複数のセルを時分割で異なるバスに分散させる分散網(200)と、前記分散後の各セルをそのルーティングタグ情報に従って対応する出線にルーティングするルーティング網(300)とを備えることを特徴とするセル交換システム。

【請求項4】 前記分散網(200)は、その入出線間を非閉塞に接続可能なスイッチ部(3)と、該スイッチ部(3)をパレルシフトのモードで接続制御する分散制御部(4)とを備えることを特徴とする請求項3のセル交換システム。

【請求項5】 前記分散網(200)は、その入出線間を非閉塞に接続可能なスイッチ部(3)と、該スイッチ部(3)を任意の入出線間がクロスするように接続制御する分散制御部(5)とを備えることを特徴とする請求項3のセル交換システム。

【請求項6】 前記ルーティング網(300)は、各クロスポイントにバッファを有する複数のクロスポイントスイッチが複数段にリンクしたクロスポイントスイッチ部(1)と、該クロスポイントスイッチ部(1)をセルのルーティングタグ情報に従って対応する出線にルーティング制御するスイッチ制御部(2)とを備えることを特徴とする請求項3のセル交換システム。

【請求項7】 前記ルーティング網(300)は、セルのバスを該セルのルーティングタグ情報に従って自己決定する複数の自己ルーティングスイッチが複数段にリンクした自己ルーティング網(6)であることを特徴とする請求項3のセル交換システム。

【請求項8】 各クロスポイントにバッファを有する複数のクロスポイントスイッチが複数段にリンクしたクロスポイントスイッチ部(1)を備え、該クロスポイントスイッチ部(1)の初段は分散網(200)で、その残

りの段はルーティング網(300)であるように構成されたことを特徴とする請求項3のセル交換システム。

【請求項9】 複数の入出線間でセルの交換を行うセル交換システムにおいて、少なくとも1の入線の複数のセルに対してその入力順に所定のシーケンシャル符号を付加する前順序化部(100)と、前記付加後の各セルを時分割で異なるバスに分散させる分散網(200)と、前記分散後の各セルをそのルーティングタグ情報に従って対応する出線にルーティングするルーティング網(300)と、前記ルーティング後の各セルを前記シーケンシャル符号に従って再順序化する後順序化部(400)とを備えることを特徴とするセル交換システム。

【請求項10】 各入線のセルの混み具合を検出する検出部(27)を備え、分散網(200)は該検出部(27)の検出出力に基づいて分散の態様を変えることを特徴とする請求項9のセル交換システム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はセル交換方法及び該方法によるセル交換システムに関し、更に詳しくは複数の入出線間でセルの交換を行うセル交換方法及び該方法によるセル交換システムに関する。

【0002】 今日、広帯域ISDNでは音声、画像、高速データ通信等のマルチメディアをサポートするために非同期転送モード(ATM: Asynchronous Transfer Mode)と呼ばれる固定長パケット(セル)の高速通信方式が検討されているが、かかるセルのルーティングを内部閉塞なしで高速に行えるセル交換システムの実現が要望されている。

【0003】

【従来の技術】 図20は従来のルーティング網のルーティング動作を説明する図で、図において1はクロスポイントスイッチ部、 $IP_{00} \sim IP_{n0}$ はその入線、 $OP_{00} \sim OP_{n0}$ は同じく出線、 $S_{11} \sim S_{1n}$ は各クロスポイントにバッファを有するクロスポイントスイッチ、 $a \sim c$ はセル、2は各セルのルーティングタグHに従ってクロスポイントスイッチ部1のルーティング制御を行うスイッチ制御部である。

【0004】 従来は、呼の発生により例えば入線 IP_{00} から同一のルーティングタグH(例えば出線 OP_{00} 宛て)を有する一連の高速セル $a \sim c$ が入力すると、スイッチ制御部2はこれに対して特定のバス①を設定し、該バス①をセル $a \sim c$ に対して固定していた。

【0005】 図21は従来のルーティング動作のタイミングチャートで、図において入線 IP_{00} にセル $a \sim c$ が入力すると、該セル $a \sim c$ は入線側の書込クロック信号によりクロスポイントスイッチ S_{11} のバッファに例えば1セル当たり時間 t の割合で高速に書き込まれる。しかし、クロスポイントスイッチ部1においては、その内部転送クロックが低速であったり、またはスイッチ制御部

3

2のルーティング処理に時間がかかる等の制約があるので、例えば1セル当たりの平均転送時間はTである。しかも、セルa~cに対してバス①が固定されているので、結局クロスポイントスイッチS₁₁のセルa~cはバス①を時間3TをかけてクロスポイントスイッチS₁₁に転送されることとなる。従つて、仮に出線OP₀₀からのセルの読み出しが1セル当たり時間tの割合で高速に行われるとしても、図示のようなルーティング網による転送速度(容量)の制限があるので、セル通信量が増すとしばしば内部閉塞を起こしていた。

【0006】しかも、さらにセル通信量が増すとパッファがオーバフローしてセルの破棄も生じていた。また、このようなルーティング網の全体を見ると、バス①のみが混雑して他のバスが空いているというような状態も起こり得るので、このようなルーティング網の使用効率は著しく低下していた。

【0007】また図22及び図23は従来のバンヤン(Banyan)網のルーティング動作を説明する図で、図においてIP₀~IP₇は入線、OP₀~OP₇は出線、A₁₁~A₄₄は(2×2)タイプの自己ルーティングスイッチである。

【0008】この自己ルーティングスイッチは、ルーティングタグHのビットの0/1を検査して、もし“0”ならば入線を上(0)側の出線に接続し、また“1”ならば入線を下(1)側の出線に接続するスイッチであり、第1段のスイッチA₁₁~A₄₄は夫々ルーティングタグHの最上位ビット(MSB)を検査し、第2段のスイッチA₁₁~A₄₄は夫々次のビットを検査し、第3段のスイッチA₁₁~A₄₄は夫々最下位ビット(LSB)を検査するように構成されている。

【0009】従つて、各自己ルーティングスイッチA₁₁~A₄₄はその2入線が同一の出線に接続される状態にならなければ非閉塞であるが、該2入線が同一の出線に接続される状態になると閉塞状態になる。そして、この閉塞/非閉塞は2入線に夫々入力する2セルのルーティングタグHによって決まってしまう。

【0010】図22はセル入力の態様が特別な場合の一例を示しており、入線IP₀~IP₇に図示のようなルーティングタグHが同時に入力する時は、各段でバスは非閉塞になり、全セルは高速で夫々の出線OP₀~OP₇に転送される。

【0011】しかし、例えば非閉塞でも、もし1入線のセル通信量が極端に増すと、従来のクロスポイントスイッチ部1について述べたと同じ理由で内部閉塞を生じたり、パッファオーバフローによるセルの破棄が生じるのを免れない。

【0012】一方、図21はセル入力の態様が他の特別な場合の一例を示しており、入線IP₀~IP₇に図示のようなルーティングタグHが同時に入力する時は、バス①~④で内部閉塞が生じるので、この種の自己ルーテ

4

ィング網によるセル転送の遅れは一層深刻である。

【0013】なお通常は、上記の中間の状態であつて何れかの部分的バスで閉塞が生じるのであるが、このような自己ルーティング網の全体を見ると、あるバスのみが閉塞して他のバスが空いているというような状態が頻繁に起こり得るから、このような自己ルーティング網の使用効率は著しく低下していた。

【0014】

【発明が解決しようとする課題】上記のように従来のルーティング網では、呼発生時にバスが固定されるので、ルーティング網内ではセルの混み具合に不均衡が発生し、該ルーティング網の使用効率は著しく低下していた。

【0015】また従来の自己ルーティング網では、1の入線から入力する同一ルーティングタグ情報のセルが一定のバスを占有するので、ルーティング網内では他の入線から入力するセルとの間で頻繁に内部閉塞が発生し、該ルーティング網の使用効率は著しく低下していた。

【0016】本発明の目的は、かかるルーティング網におけるバスの不均衡や閉塞を格段に軽減できるセル交換方法及び該方法によるセル交換システムを提供することにある。

【0017】

【課題を解決するための手段】上記の課題は図1の構成により解決される。即ち、本発明のセル交換システムは、複数の入出線間でセルの交換を行うセル交換システムにおいて、少なくとも1の入線の複数のセルを時分割で異なるバスに分散させる分散網200と、該分散後の各セルをそのルーティングタグ情報に従つて対応する出線にルーティングするルーティング網300とを備える。

【0018】また本発明のセル交換システムは、複数の入出線間でセルの交換を行うセル交換システムにおいて、少なくとも1の入線の複数のセルに対してその入力順に所定のシーケンシャル符号を付加する前順序化部100と、該付加後の各セルを時分割で異なるバスに分散させる分散網200と、該分散後の各セルをそのルーティングタグ情報に従つて対応する出線にルーティングするルーティング網300と、該ルーティング後の各セルを前記シーケンシャル符号に従つて再順序化する後順序化部400とを備える。

【0019】

【作用】本発明のセル交換システムにおいては、複数の入線IP₀~IP₇と出線OP₀~OP₇との間でセルの交換を行う際に、予め分散網200は少なくとも1の入線(例えばIP₀)の複数のセルを例えばセル毎に時分割で異なるバス(例えば入線IP₀~IP₇に各対応するバス)に分散させ、これに対してルーティング網300は該分散後の各セルをそのルーティングタグ情報に従つて該ルーティング網300の対応する出線にルーテ

5

リングするものであり、これによってルーティング網300内のセルの混み具合の均一化を図っている。

【0020】また本発明のセル交換システムにおいては、複数の入線 $I P_0 \sim I P_n$ と出線 $O P_0 \sim O P_n$ との間でセルの交換を行う際に、予め前順序化部100は少なくとも1の入線(例えば $I P_0$)の複数のセルに対してその入力順に所定のシーケンシャル符号(例えば0, 1, 2, ...)を付加するとともに、分散網200は該付加後の各セルを時分割で異なるバス(例えば入線 $I P_0 \sim I P_n$ に各対応するバス)に分散させ、これに対してルーティング網300は該分散後の各セルをそのルーティングタグ情報に従って対応する出線にルーティングし、しかるのち後順序化部400は該ルーティング後の各セルを前記シーケンシャル符号(0, 1, 2, ...)に従って再順序化するものであり、これによってルーティング網300内のセルの混み具合の均一化を図ると共に、該ルーティング網300内でセル順序がまちまちなっても元のセル入力順に再順序化される。

【0021】

【実施例】図2は第1実施例のセル交換システムのブロック図で、この実施例の特徴は従来のクロスポイントスイッチ部1とスイッチ制御部2とから成るルーティング網300を利用できることにある。

【0022】図において、図20と同一符号は同一又は相当部分を示し、100は入線 $I P_0 \sim I P_n$ の各複数のセルに対して夫々入力順に所定のシーケンシャル符号を付加する前順序化部、200は該付加後の各セルを時分割で異なる出線(バス)に分散させる分散網、300は該分散後の各セルをそのルーティングタグHに従って対応する出線にルーティングするルーティング網、400は該ルーティング後の各セルを前記シーケンシャル符号に従って再順序化する後順序化部である。

【0023】また分散網200において、3はその入出線間を非閉塞に接続可能なスイッチ部、4は該スイッチ部3をパレルシフトのモードで接続制御する分散制御部である。

【0024】なお、スイッチ部3は、例えばスイッチ信号Sにより全入線 $I P_0 \sim I P_n$ の何れか異なる一つを選択して夫々を出線 $O P_0 \sim O P_n$ に接続するような $(n+1)$ 個のセレクト回路で構成でき、また分散制御部4は1セルの転送毎に所定のカウンタシーケンスでカウンタを行うようなプログラマブルカウンタで構成できる。

【0025】図3は第1実施例の分散網の動作を説明する図で、図は呼発生により一連の高速セル $a \sim c$ が入線 $I P_0$ に入力した場合を示している。図3の(A)は分散制御部4のスイッチ信号 S_0 により入出線間が一致している状態を示し、この状態でセル a は出線 $O P_0$ に出力される。図3の(B)はスイッチ信号 S_1 により入出線間が1段パレルシフトした状態を示し、この状態でセ

6

ル b は出線 $O P_1$ に出力される。図3の(C)はスイッチ信号 S_2 により更に1段パレルシフトした状態を示し、この状態でセル c は出線 $O P_2$ に出力される。

【0026】図4は第1実施例のルーティング網のルーティング動作を説明する図で、この例では予め分散網200がセル $a \sim n$ をパレルシフト分散させるので、ルーティング網300のクロスポイントスイッチ S_{11} には図示の如くセル $a \sim n$ が入線 $I P_{00} \sim I P_{nn}$ に別れて入力する。

【0027】ところで、これらのセル $a \sim n$ は夫々入線は異なるがそのルーティングタグは全て同一(例えば出線 $O P_{00}$)であるから、スイッチ制御部2は各入線からのセルが共通の出線 $O P_{00}$ に集中したと判断して夫々のセルにバス①～③を割り当てることができる。

【0028】図5は第1実施例のルーティング動作のタイミングチャートで、図において、分散網200の入線 $I P_0$ に入力したセル $a \sim n$ は図示のタイミングで分散されてルーティング網300の入線 $I P_{00} \sim I P_{nn}$ に入力し、夫々は入線側の書込クロック信号によりクロスポイントスイッチ S_{11} の対応バッファに1セル当たり時間 t の割合で書き込まれる。そして、この例ではクロスポイントスイッチ部1における1セル当たりの平均転送時間は T と遅いのであるが、セル $a \sim n$ は並列バス①～③を介してクロスポイントスイッチ S_{11} に転送されるので、全セル $a \sim n$ の転送に要する時間は従来に比べて格段に短縮されている。

【0029】従って、第1実施例によれば、仮に分散網200の入線 $I P_0$ のセル通信量が極端に増しても、ルーティング網300には各セルが分散入力するので内部閉塞はおろかバッファオーバーフローによるセル破棄の心配も格段に軽減される。

【0030】またルーティング網300の全体を見ると、従来のようにバス①のみが混雑して他のバス②、③が空いているというような状態も回避でき、該ルーティング網300の使用効率は従来に比べて著しく向上する。

【0031】ところで、ルーティング網300に分散入力した各セルは該入力と同じ順序で出線に到達すれば良いが、実際はルーティング網内の他のセルとの関係でまちまちな遅れが生じるので、出線に到着する順序を保証できない。そこで、第1実施例では予め前順序化部100で入力セルにシリアル番号を付加し、後順序化部400では遅れて到着したセル順序を補正している。

【0032】図6は第1実施例の前順序化部の一部を示す図で、この図は前順序化部100の入線 $I P_0$ に対応する部分を示している。図において、11は入線 $I P_0$ からのセルを一時的に蓄えるバッファ、12は該バッファ11の最先の記憶1セルを読み出して記憶するシフトレジスタ、12aは該シフトレジスタ12の内のセル本体 a を記憶する部分、12bは該セル本体 a に付加する

ルーティング網300の出線別のシリアル番号 SN_i を記憶する部分、12cは同じくセル本体aに付加する前順序化部100の入線番号 IP_0 (固定)を記憶する部分、13はセル本体a中の論理的な宛て先情報(VPI: Virtual Pass Identifier)をアドレス入力としてルーティング網300の対応する出線番号 OP_i を出力するROM、14は該ROM13の出線番号 OP_i をデコードして各対応するカウンタ付勢信号 $E_0 \sim E_7$ を出力するデコーダ、15~17は何れかのカウンタ付勢信号 $E_0 \sim E_7$ が真の時に1セル当たり1カウンタの割合でカウンタアップするカウンタ、18はROM13の出線番号 OP_i に従ってカウンタ15~17の何れかのカウンタ値(ルーティング網300の出線別のシリアル番号) SN_i を選択出力するセレクトである。

【0033】なお、各付勢されたカウンタはシフトレジスタ12bへのシリアル番号 SN_i の書き込み後に1カウンタアップする。また各付勢されたカウンタは例えばセルp個分をカウントすると0に戻り、このカウントサイクルを繰り返す。

【0034】以上により、最初のセルaにはシリアル番号(0)と前順序化部100の入線番号(IP_0)とが付加されて該前順序化部100の出線 OP_0 に出力される。次のセルbもそのVPIは同一であるからシリアル番号(1)と入線番号(IP_0)とが付加され、さらに次のセルnもVPIは同一であるからシリアル番号(2)と入線番号(IP_0)とが付加され、夫々前順序化部100の出線 OP_0 に出力される。

【0035】図7は前順序化部のバッファの一例を示すブロック図で、該バッファ11は前順序化部100の入線におけるセルの混み具合を検出する機能を備えるものである。図において、21は前順序化部100の入線 IP_0 のセルを一時的に蓄えるメモリ(MEM)、22はメモリ21の書込アドレスWAを発生する書込カウンタ(WCTR)、23は同じく読出アドレスRAを発生する読出カウンタ(RCTR)、24は書込アドレスWAの内のセルの個数を表す上位ビットAと読出アドレスRAの同じく上位ビットBとを比較して($A=B$)のときに真を出力するコンパレータ(CMP)、25はANDゲート、26は前記の上位ビットBに所定のセル個数(α)を加算する加算器、27は前記の上位ビットAと加算器26の出力の値($B+\alpha$)を比較して($A=B+\alpha$)のときに真を出力するコンパレータ(CMP)である。

【0036】図8は前順序化部のバッファの動作タイミングチャートで、図において、前順序化部100の入線 IP_0 のセルa~fは該入線 IP_0 側からの書込要求信号 $WREQ_i$ / (但し、/は負論理を示す)及び書込クロック信号 f_{ci} に従ってメモリ21に書き込まれ、これにより書込カウンタ22のカウンタAは1セルの書込終了の度に1カウンタアップする。一方、メモリ21のセ

ルa~fは出線 O_i 側からのサービス許可を得た読出クロック信号 f_{ri} に従って読み出され、これにより読出カウンタ23のカウンタBは1セルの読出終了の度に1カウンタアップする。

【0037】かくして、カウンタBはカウンタAを追従することになるが、もしルーティング網300で内部閉塞があると、セルaのみが読み出されて残りのセルb~fはメモリ21内に残留すると共に読出カウンタ23のカウンタBは“1”で待機する状態が起こる。

【0038】この状態で、コンパレータ24の出力($A=B$)は t_1 のタイミングまでは真(HIGHレベル)であるが、この内の $t_1 \sim t_2$ のタイミングでは書込要求信号 $WREQ_i$ / が真(LOWレベル)であるので、結局ANDゲート25は t_1 のタイミングまではバッファ11が空である状態の信号 BE_1 を出力する。またコンパレータ27の出力($A=B+\alpha$)は t_2 のタイミングで真となり、これによりバッファ11が混んでいる状態の信号 BF_1 を出力する。

【0039】図9は第1実施例の後順序化部の一部を示す図で、該図はルーティング網300の出線 OP_0 に接続する部分を示している。図において、31は後順序化部40の入線 IP_0 のセルを一時的に記憶するシフトレジスタ、31aは該シフトレジスタ31の内のセル本体aを記憶する部分、31bは該セル本体aに付加されたルーティング網300の出線別のシリアル番号 SN_i を記憶する部分、31cは同じくセル本体aに付加された前順序化部100の入線番号 IP_0 を記憶する部分、32は後述のメモリ33へのセルaの書き込み終了を知らせるためのセル書込フラグ(F)を該セル書き込みのタイミングに強制セット可能なシフトレジスタである。

【0040】また、33はセルを一時的に記憶するメモリ(MEM)、34はメモリ33への書込データWDを選択するセレクト、35はメモリ33の書込アドレスWAを選択するセレクト、36は同じく読出アドレスRAを選択するセレクト、37は後順序化部400の入線 IP_0 側からの書込クロック信号 f_{ci} に従って書込セルの1バイト毎に書込アドレスWAの下位ビットをインクリメントする書込カウンタである。この書込カウンタ37は例えば1セル本体が255バイトとすると、これにセル書込フラグ(F)1バイトを加えた0~255のメモリ33の下位アドレスを発生する。

【0041】さらに、38はメモリ33の読出制御を行うマイクロプロセッサ(MPU)、39はMPU38が実行する図11及び図12のメモリ読出制御プログラムを記憶しているROM、40はMPU38の制御下でメモリ33の各指定された領域のセルブロック(一連のセル)を読み出すためのプログラマブルカウンタ(PGC)、41はANDゲートである。

【0042】ここで、メモリ33の書込アドレスWAの一方は、受信セル本体に付加された該セルの前順序化部

9

100における入線番号IP_iと、ルーティング網300の出線別に付加されたセルのシリアル番号SN_iと、番送カウンタ37の出力との合成によって形成されている。例えば、セル本体aの番送アドレスWAは、前順序化部100における入線番号(IP₀)と、ルーティング網300の出線別に付加されたセルのシリアル番号(0)と、番送カウンタ37の出力(0~255)とが夫々上位から下位に順に並べて合成されたものである。

【0043】またメモリ33の番送アドレスWAの他方は、MPU38からのものであり、該MPU38はメモリ33がアクセス中でない間にセクタ34、35を自分の側に切り替えてメモリ33中の既にセル読み出しを終了したセル番送フラグ(F)をリセットしたり、あるいはセクタ36を自分の側に切り替えてメモリ33中のセル番送フラグ(F)を調べたりする。

【0044】図10は後順序化部のメモリの記憶態様を示す図で、該メモリ33のデータ番送領域は前順序化部100の入線番号IP₀~IP_iにより図示の如く大分割されており、さらに大分割された各領域はルーティング網300の出線別に付加されたシリアル番号SN_iによって小分割されている。そして、該小分割された各領域の先頭はセル番送フラグ(F)の記憶エリア33aであり、その残りはセル本体の記憶エリア33bである。

【0045】即ち、このメモリ33はルーティング網300の出線OP_iに到着した全セルを記憶するのであるが、その内のセルa~fは前順序化部100の入線IP₀から分散されて後、ルーティング網300の出線OP₀に再ルーティングされたものであり、またセルg~lは前順序化部100の入線IP₁から分散されて後、同じくルーティング網300の出線OP₀に再ルーティングされたものであり、さらにセルj~mは前順序化部100の入線IP₁から分散されて後、ルーティング網300の出線OP₀に再ルーティングされたものである。

【0046】かくして、各セルa~mには前順序化部100の各分散化処理においてルーティング網300の出線別(ここではルーティング網300の出線OP₀宛てに)に夫々連続したシリアル番号SN_iが付されているので、これらを前順序化部100の入線番号別に大分割した各領域に、かつルーティング網300の出線OP₀宛てに夫々付加したシリアル番号SN_iが差すアドレスを使用して夫々到着順にランダムに書き込めば、セル到着順序にかかわらずセルをシリアル番号順のアドレスに再順序化して書き込める。

【0047】なお、図10ではセルcとセルkが未到着なのでそのセル番送フラグの記憶エリア33aは“0”になっているが、既にセル書き込みを終了した記憶エリア33aは“F”になっている。

【0048】一方、MPU38はメモリ33の記憶エリア33aを順番にサーチしており、このサーチによりセル番送フラグ“F”が所定数連続するようなエリアを見

10

つけると、プログラマブルカウンタ40にそのセルブロックの先頭アドレスと終端アドレスとを設定する。これによりプログラマブルカウンタ40は前記終端アドレスの設定に連動して起動し、例えばアドレスPGC(X)とPGC(Y)で囲まれる一連のセルブロック本体g~lを後順序化部400の出線OP₀に読み出す。なおこの読み出し期間中はプログラマブルカウンタ40からの付勢信号ENは真である。そして、MPU38はプログラマブルカウンタ40によるセルブロックの読み出しが終了すると当該記憶エリア33aに読出フラグ“0”を書き込み、該セルブロックには後にルーティングされるセルを書き込み可能である。

【0049】図11は後順序化部のメモリ読出制御のフローチャートで、セル交換システムに電源投入するとこの処理に入力する。図において、ステップS1では前順序化部100の各入線をインデックスするための入線カウンタIPCとプログラマブルカウンタ40のビジー/アンビジーを示すビジーフラグBSYFとをリセットする。ステップS2ではメモリ33中の入線カウンタIPCでインデックスするエリアのセル番送フラグの記憶エリア33aをサーチする。ステップS3ではセル番送フラグ“F”が所定以上連続しているか否かを調べることで当該セルブロックを出線OP₀に出力可否かを判別し、出力可否でない時はステップS7に進んで入線カウンタIPCに+1する。また出力可否の時はステップS4でビジーフラグBSYFを調べ、ビジー(BSYF=1)の時はプログラマブルカウンタ40が動作中なのでビジーでなくなるのを待つ。やがてビジーでなくなると、ステップS5ではプログラマブルカウンタ40に対して読み出すべきセルブロックのエリアを設定し、該プログラマブルカウンタ40をスタートさせ、ステップS6ではビジーフラグBSYFをセットする。

【0050】図12は後順序化部の割込制御のフローチャートで、プログラマブルカウンタ40が指定セルブロックの読み出しを終了すると割込信号INTによりこの処理に入力する。図において、ステップS11ではメモリ33中の読み出しを終了したセルブロックのセル番送フラグ“F”を“0”にする。ステップS12ではビジーフラグBSYFをリセットして図11の割込中断処理に戻る。

【0051】図13は第2実施例のセル交換システムのブロック図で、この実施例の特徴は従来のクロスポイントスイッチ部1及びスイッチ制御部2から成るルーティング網300の初段を分散制御部4'で制御するように構成したことにある。

【0052】図において、500はセルを初段で分散させた後ルーティングを行う分散型ルーティング網、4'はクロスポイントスイッチ部1の初段の分散制御を行う分散制御部、2'は同じく残りの段のルーティング制御を行うルーティング制御部である。

11

【0053】図14は第2実施例の分散型ルーティング網の動作を説明する図で、図は呼発生により一連の高速セルa～nが入線IP₀に入力した場合を示している。これに対して分散制御部4は、まずセルaをスイッチ信号S₀によりバス①のパッファに書き込み、次にセルbをスイッチ信号S₁によりバス②のパッファに書き込み、以下同様にし、次にセルnをスイッチ信号S_nによりバス③のパッファに書き込む。かくして入線IP₀の一連のセルa～nはクロスポイントスイッチS₁₁の複数の出線(バス)に分散された。

【0054】ところで、これらのセルa～nはそのルーティングタグは全て同一(例えば出線OP₀)であるから、スイッチ制御部2はクロスポイントスイッチS₁₁の各出線のセルがルーティング網の共通の出線OP₀に集中したと判断して夫々のセルにバス①～③を割り当てることができる。

【0055】図15は第3実施例のセル交換システムのブロック図で、この実施例の特徴はルーティング網300として自己ルーティング網(ATMスイッチ)6を備えることにある。

【0056】図において、5は入線のセルを自己ルーティング網300のバス構造に適した態様で分散させる分散制御部、6はセルのバスを該セルのルーティングタグHに従って自己決定する複数の自己ルーティングスイッチが複数段にリンクした自己ルーティング網である。

【0057】図16は第3実施例の分散網の動作を説明する図で、図は呼発生により一連の高速セルa～cが入線IP₀に入力した場合を示している。図16の(A)は分散制御部5のスイッチ信号S₀により入出線間が一致している状態を示し、この状態で最初のセルaは出線OP₀に出力される。図16の(B)はスイッチ信号S₁により入線IP₀、IP₁と出線OP₀、OP₁とがクロスした状態を示し、この状態で次のセルbは出線OP₁に分散出力される。図16の(C)はスイッチ信号S₂により入線IP₀、IP₁と出線OP₀、OP₁とがクロスした状態を示し、この状態で次のセルcは出線OP₁に分散出力される。

【0058】なお、この分散制御は上記のものに限らず、例えば入線IP₀のセルa～dを出線OP₀、OP₁、OP₂、OP₃の順でクロス分散させてもよい。図17は第3実施例の自己ルーティング網の動作を説明する図で、該自己ルーティング網は一例のバンヤン(Banyan)網6であり、図においてAS₁₁～AS₁₅はセルのバスを該セルのルーティングタグHに従って自己決定する自己ルーティングスイッチ、B₁、B₂はパッファである。

【0059】この例では、予め分散制御部5によりスイッチ部3の入線IP₀のセルa～dを出線OP₀、OP₁、OP₂、OP₃の順序で分散させるので、バンヤン網6においては、まず入線IP₀のセルaはそのルーテ

12

ィングタグ(000)に従いバス①を通過して出線OP₀に至り、次に入線IP₁のセルbは同じルーティングタグ(000)に従いバス②を通過して出線OP₀に至り、次に入線IP₁のセルcは同じルーティングタグ(000)に従いバス③を通過して出線OP₀に至り、次に入線IP₁のセルdは同じルーティングタグ(000)に従いバス④を通過して出線OP₀に至る。

【0060】ところで、バス①とバス②は自己ルーティングスイッチAS₁₁において閉塞するが、該スイッチAS₁₁のパッファB₁、B₂のセルは出線OP₀側からの高速クロック信号によって読み出し得るので該閉塞による影響は少ない。またバス①とバス③は自己ルーティングスイッチAS₁₂において閉塞するが、セルaとセルcの入力位相(タイミング)は離れているので該閉塞による影響も少ない。またバス②とバス④の関係も同様である。

【0061】図18は他の実施例の自己ルーティング網の動作を説明する図で、該自己ルーティング網は他の例のバンヤン網6である。この例では、予め分散制御部5によりスイッチ部3の入線IP₀のセルa～dを出線OP₀、OP₁、OP₂、OP₃の順で分散させるので、バンヤン網6においては、まず入線IP₀のセルaはそのルーティングタグ(000)に従いバス①を通過して出線OP₀に至り、次に入線IP₁のセルbは同じルーティングタグ(000)に従いバス②を通過して出線OP₀に至り、次に入線IP₁のセルcは同じルーティングタグ(000)に従いバス③を通過して出線OP₀に至り、次に入線IP₁のセルdは同じルーティングタグ(000)に従いバス④を通過して出線OP₀に至る。従って、図17の場合と同一の効果が得られる。

【0062】このように、この種の自己ルーティング網に対しては該自己ルーティング網のバス構造(リンク構造等)に適した分散の仕方を予め規定しておけば分散制御部5は簡単な構成で最速分散制御を行える。

【0063】なお、その際には、分散制御部5は特にセルが混んでいる入線のセルを分散させることや、既にセルが混んでいる他のバスには注目している入線のセルを分散させないようなことも合わせて考慮しなくてはならない。

【0064】図19は第3実施例の分散制御部の制御フローチャートで、セル交換システムに電源投入するときの処理を入力する。図において、ステップS21では前順序化部100の各入線をインデックスするための入線カウンタIPCと後述の分散先の情報を記憶するデータレジスタDRとをリセットし、ステップS22では予めスイッチ部3の入線毎にセルの分散のさせ方を規定してある分散テーブルをインデックスするためのテーブルカウンタTCに“1”をセットしておく。ステップS23では前順序化部100で検出したパッファフル信号BF₀～BF_nのうち入線カウンタIPCでインデックスす

13

る入線のバッファ11がフルか否かを調べる。フルでない時は当該入線はセルが混んでいないので該セルを分散させる必要はなくフローはステップS24に進んで入線カウンタIPCに+1してステップS22に戻る。またフルの時はステップS25に進んで分散テーブルのうち入線カウンタIPCとテーブルカウンタTCとでインデックスする分散先の情報(前順序化部100の入線番号)を読み出してこれをデータレジスタDRにセットする。ステップS26ではバッファフル信号BF₀~BF_nのうちデータレジスタDRでインデックスする入線のバッファ11がフルか否かを調べ、フルでない時はその出線にセルを分散させても良いのでステップS27では入線カウンタIPCでインデックスする入出線とデータレジスタDRでインデックスする入出線とをクロスさせて1セルを交換(分散)する。またフルの時はステップS27の処理をスキップする。ステップS28ではテーブルカウンタTCに+1してステップS23に戻る。

【0065】上記において、分散テーブルは、例えばアドレス0には自分の出線番号、アドレス1には第1候補の出線番号、アドレス2には第2候補の出線番号等が書き込まれたテーブルで良い。そして、テーブルカウンタTCにはステップS22で“1”がセットされるが、これはステップS23でセルが混んでいる入線を見つけた時に最初は分散テーブルから自分の線が分散先として読み出されないようにするためである。しかし、ステップS28の処理によってテーブルカウンタTCの内容が他の分散先を全て一巡した後、該テーブルカウンタTCの内容がその最大値から“0”に戻った時は自分の出線番号が分散先として読み出される。

【0066】なお、ステップS26ではバッファフルBFか否かを検出したが、代わりにバッファエンptyBEか否かを調べるようにしても良い。また、第3実施例の分散制御部5を第1実施例の分散制御部4で置き換えても良いし、逆に第1実施例の分散制御部4を第3実施例の分散制御部5で置き換えても良い。

【0067】また、上記実施例では自己ルーティング網6、6'は(2×2)タイプの自己ルーティングスイッチAS₁₁~AS₁₄で構成したが、一般に(n×m)タイプの自己ルーティングスイッチで構成してもよい。

【0068】

【発明の効果】本発明によれば、分散網200は少なくとも1の入線の複数のセルを時分割で異なるパスに分散させ、ルーティング網300は分散後の各セルをそのルーティングタグ情報に従って該ルーティング網300の対応する出線にルーティングするので、該ルーティング網300内のセルの混み具合が均一化され、該ルーティング網300の使用効率が向上すると共に、網内の閉塞もなくなる。

【0069】また本発明によれば、前順序化部100は少なくとも1の入線の複数のセルに対してその入力順に

14

所定のシーケンシャル符号を付加し、分散網200は付加後の各セルを時分割で異なるパスに分散させ、ルーティング網300は分散後の各セルをそのルーティングタグ情報に従って対応する出線にルーティングし、後順序化部400はルーティング後の各セルを前記シーケンシャル符号に従って再順序化するので、ルーティング網300内のセルの混み具合が均一化されると共に、該ルーティング網300内でセルが前後しても元のセル入力順に再順序化される。

【図面の簡単な説明】

【図1】図1は本発明の原理的構成図である。

【図2】図2は第1実施例のセル交換システムのブロック図である。

【図3】図3は第1実施例の分散網の動作を説明する図である。

【図4】図4は第1実施例のルーティング網のルーティング動作を説明する図である。

【図5】図5は第1実施例のルーティング動作のタイミングチャートである。

【図6】図6は第1実施例の前順序化部の一部を示す図である。

【図7】図7は前順序化部のバッファの一例を示すブロック図である。

【図8】図8は前順序化部のバッファの動作タイミングチャートである。

【図9】図9は第1実施例の後順序化部の一部を示す図である。

【図10】図10は後順序化部のメモリの記憶態様を示す図である。

【図11】図11は後順序化部のメモリ読出制御のフローチャートである。

【図12】図12は後順序化部の割込制御のフローチャートである。

【図13】図13は第2実施例のセル交換システムのブロック図である。

【図14】図14は第2実施例の分散型ルーティング網の動作を説明する図である。

【図15】図15は第3実施例のセル交換システムのブロック図である。

【図16】図16は第3実施例の分散網の動作を説明する図である。

【図17】図17は第3実施例の自己ルーティング網の動作を説明する図である。

【図18】図18は他の実施例の自己ルーティング網の動作を説明する図である。

【図19】図19は第3実施例の分散制御部の制御フローチャートである。

【図20】図20は従来のルーティング網のルーティング動作を説明する図である。

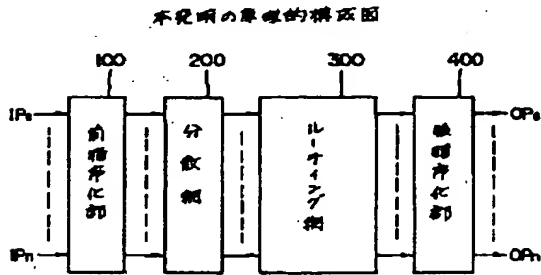
【図21】図21は従来のルーティング動作のタイミン

グチャートである。

【図22】図22は従来のパンヤン網のルーティング動作を説明する図である。

【図23】図23は従来のパンヤン網のルーティング動作を説明する図である。

【図1】

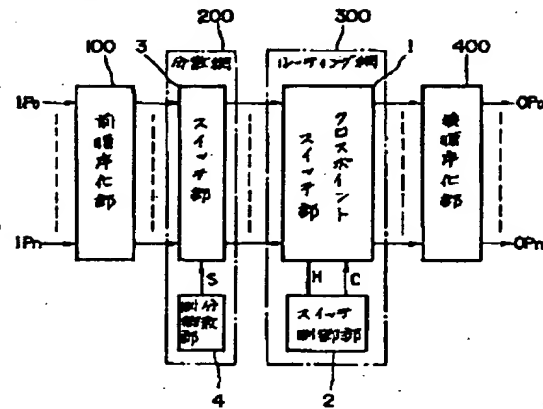


【符号の説明】

- 100 前順序化部
- 200 分散網
- 300 ルーティング網
- 400 後順序化部

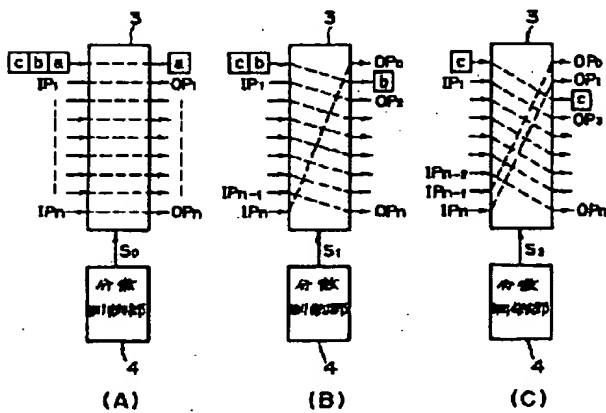
【図2】

第1実施例のデータ通信システムのブロック図



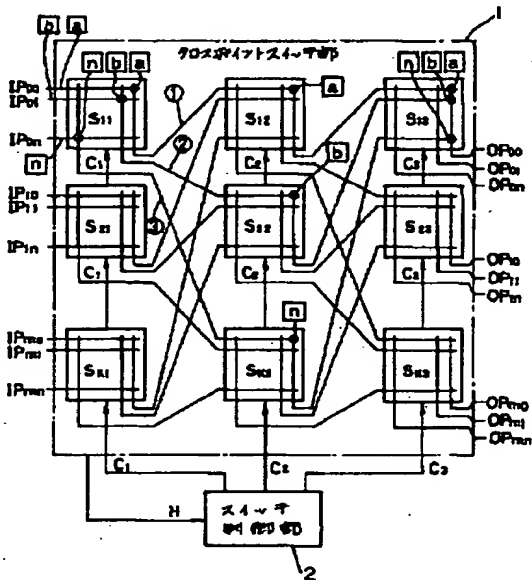
【図3】

第1実施例の分散網の動作を説明する図



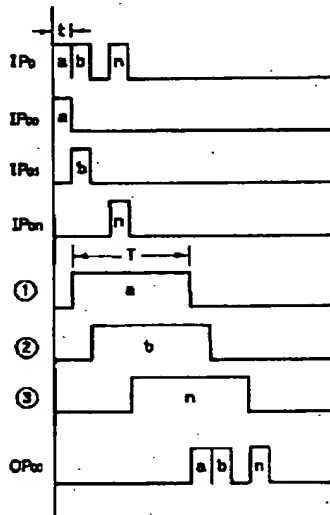
【図4】

第1実施例のルーティング網のルーティング動作を説明する図



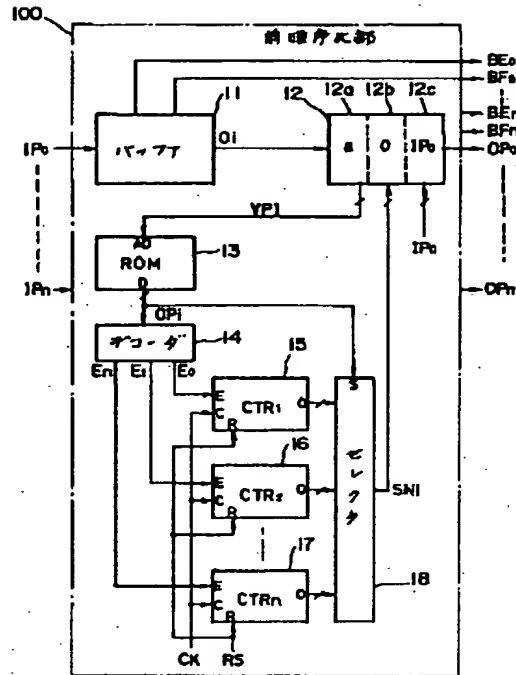
【図5】

第1実施例のレジスタ動作のタイミングチャート



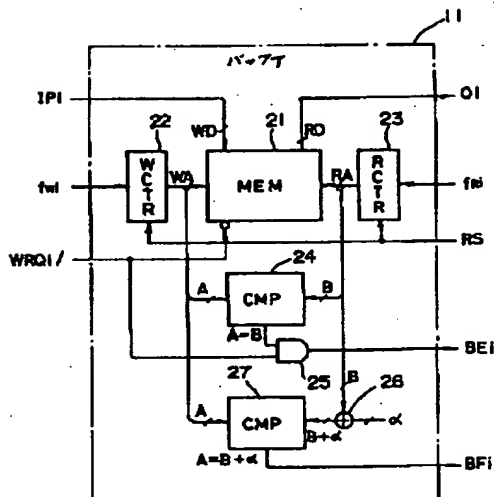
【図6】

第1実施例の前順序化部の一節を示す図



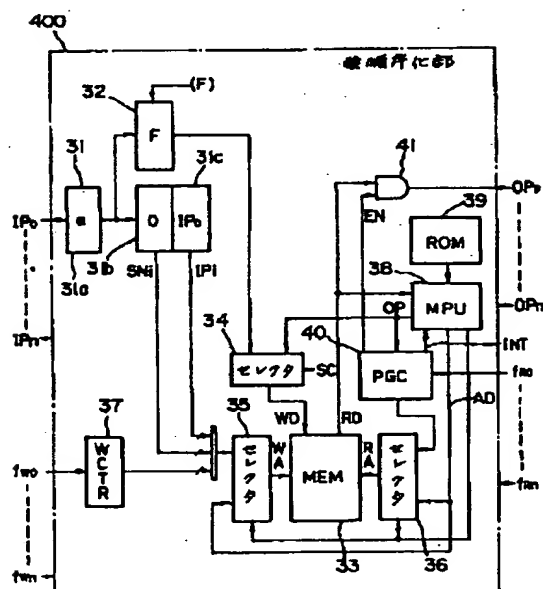
【図7】

前順序化部のバッファの一節を示すブロック図



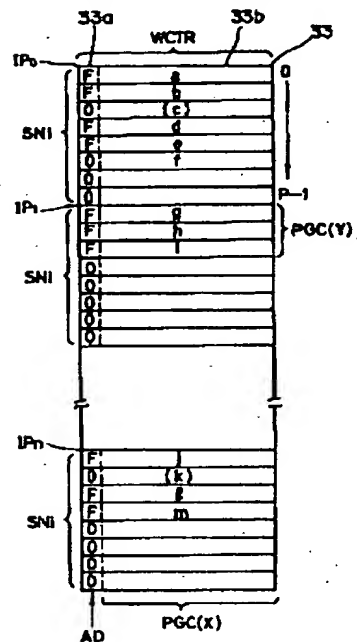
【図9】

第1実施例の前順序化部の一節を示す図



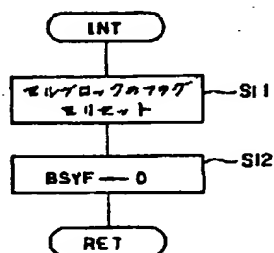
【圖 10】

順順序化部のメモリの記憶容量を示す図



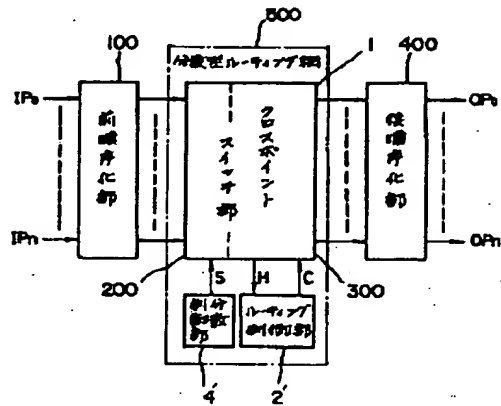
【圖 1 2】

岐阜県平化郡の到達制御のフローチャート



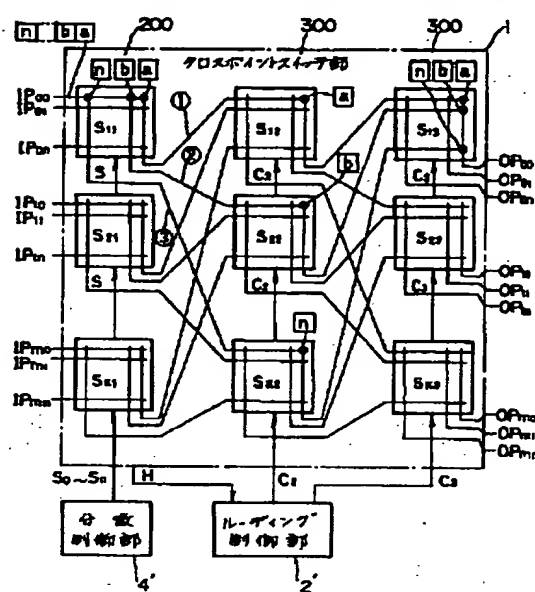
【図13】

第2実施例のデータ通信システムのブロック図



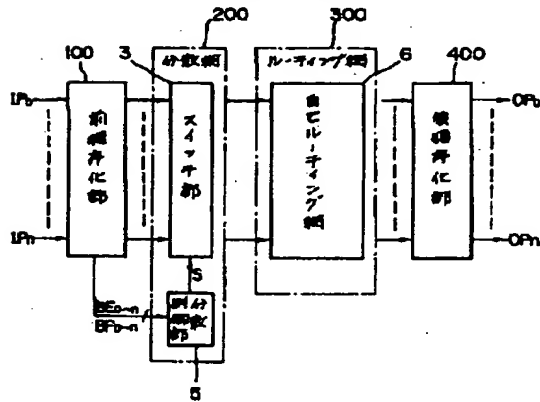
【図14】

第2実施例の分散部ルータ部の動作を説明する図



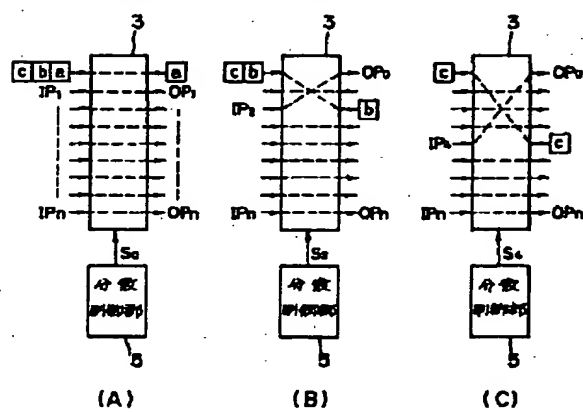
【図15】

第3実施例のデータ通信システムのブロック図



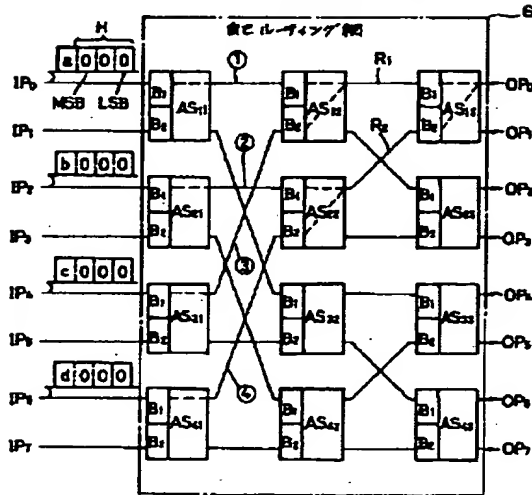
【図16】

第3実施例の分散部の動作を説明する図



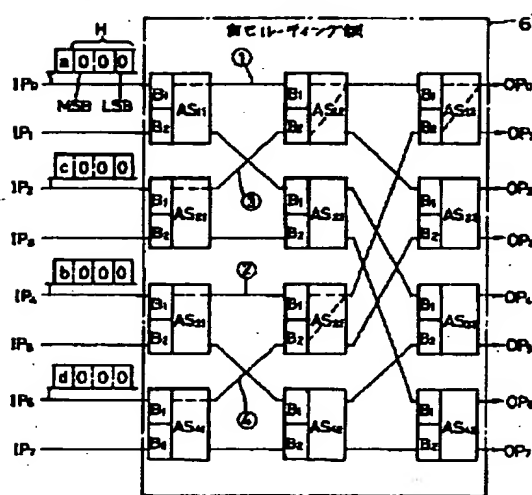
【図17】

第3実施例の自己ルーティング網の動作を説明する図



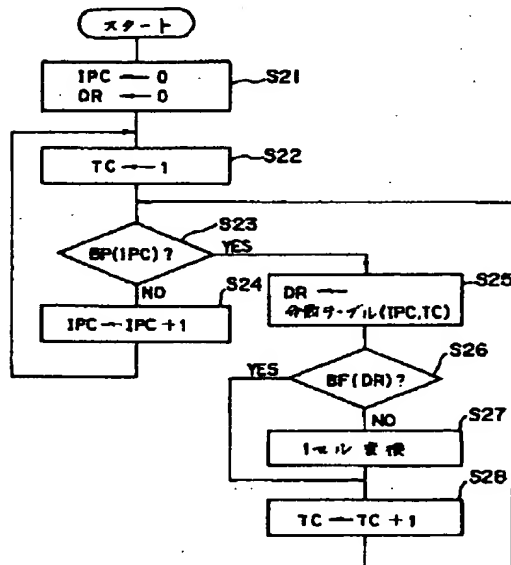
【図18】

第3実施例の自己ルーティング網の動作を説明する図



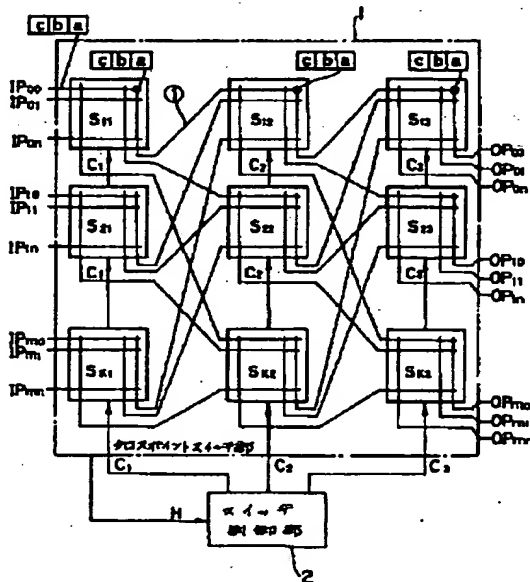
【図19】

第3実施例の分散制御網の動作フローチャート



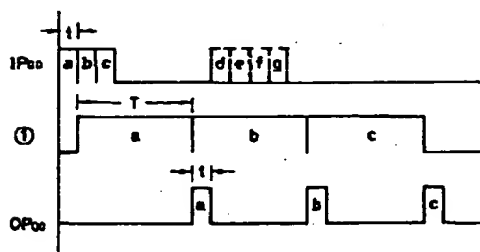
【図20】

従来のルーティング網のルーティング動作を説明する図



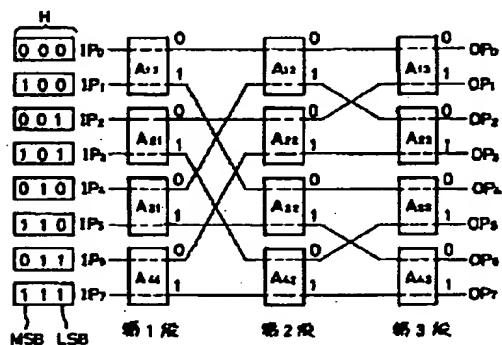
【図21】

従来のルーティング動作のタイミングチャート



【図22】

従来のバニヤン網のルーティング動作を説明する図



【図23】

従来のバニヤン網のルーティング動作を説明する図

